包云岗老师

1. 计划100人，报名500人。现在是宽进严出
2. 以什么方式来看待“一生一芯”
   1. 多个知识领域融会贯通
   2. 敬畏之心
   3. 面对困难，心态调整，让自己始终有动力能够前进，增长自信的过程。
   4. 只设目标，需要大家自己来探索。
   5. 带着enjoy的心态，并做好面临挑战的准备。

解壁伟老师

1. 有些同学熟悉RTL设计、EDA、SoC集成、PV、物理后端，但需要大家多了解各个环节
2. 介绍：
   1. 介绍：理解和掌握从体系结构设计、RTL开发、SoC击沉个验证、综合和物理设计、最终形成GDSII版图。
   2. 目标：实现一个五级流水线、开启动RT-Thread的RV64处理器核
3. 这是一个人才培养计划，不是选拔。
   1. 学习和掌握芯片设计的知识和能力。
4. 可以获得什么？
   1. 真实芯片
      1. MDD：多个处理器核，各自作为独立IP，集成到一颗SoC芯片上。
5. 时间节点
   1. 正式启动：7月7日
   2. 负责：完成处理器核开发和验证（10月7日）
   3. 评审（9月15日到10月7日）
   4. 参与：完成Soc集成和验证（11月7日）
   5. 了解：完成后端设计并生成版图（11月30日）
   6. 负责：回片封装后的调试（次年4月中旬）
6. 实施过程
   1. 基本原则：提供关键节点的引导和部分参考资料，没有课堂式教学。
   2. 推进流程
      1. 工作记录：每1~3天，按指定格式提交学习记录；可空白
      2. 代码日志：git commit，保留log。
      3. 任务列表：每月3~5次讲解。
      4. 节点检查：每周向助教汇报；助教每周1~2次答疑。
   3. 流片要求
      1. 代码测试：通过指定的测试用例，并成功启动RT-Thread
      2. 技术答辩：由老师和助教评审
7. 同学们要做的
   1. 任务列表：按任务列表推进项目工作
   2. 日常推进：基础较弱，一天一记；有问题可每周2次答疑。
   3. 工作记录：公开只读，腾讯会议
   4. 进度检查
      1. 7月底，根据大家的“进展汇报”，确定进入“一生一芯”正式名单。
8. 助教要做的
   1. 第一个月（7.7~8.7）：
      1. 报名569人，分6个组，每组100人
      2. 使用3周来筛选出“合适的人”，有学习意愿的人。
   2. 第二个月：
      1. 调整方案；调整答疑助教
   3. 第三个月（9.7~10.7）
      1. 处理器核和SoC对接，标准化接口和提交流程
      2. 部分处理器核开始接入SoC
   4. 第四个月（10.7~11.7）：SoC集成和验证
   5. 第五个月（11.7~11.30）：IC后端设计
      1. 计划班车：12月15号
9. 工作记录模板
   1. 计划用时；计划任务；工作时间；总时长；任务完成情况；卡住的bug；心得。
10. 项目时间节点
    1. 处理器核：Verilator、单周期、Git、Chisel、AM+Difftest
    2. SoC完成集成和验证，交付给后端
    3. 交付版图
    4. 明年四月下旬，调试板卡
11. 报告列表
12. 大家问到的问题
    1. SoC和IC后端支撑工作比价哦重要，需要长时间（3-4个月）训练，进入项目（1个月）
    2. 流片名额，目前是100个处理器核。
13. 现阶段
    1. 仍然是个人为主。但只不过是3个同学分开做的，明后年可能会自己独立完成。
    2. 请严格遵守项目组指制定的标准和代码等规则。
14. 处理器核助教
    1. 技术负责：薛臻
15. 支撑团队
    1. SoC团队
       1. 技术负责：张文迪
    2. IC后端团队
       1. 技术负责：庄楚楠、张书涵
16. 答疑
    1. 评审从哪个方面考察一个核的设计？
       1. 是否个人设计
       2. 是否了解工作原理，是否能够继续扩展（5级到7级）？
       3. 是否能够正常完成测试案例
17. 环境
    1. Ubuntu 20.04
    2. varilator
18. 展望
    1. 先做好一生一芯
    2. 后期可以看香山项目
    3. 张科老师：可能会有芯片敏捷开发的云平台。